

# AICSにおけるPEZY利用

牧野淳一郎  
理研 AICS/東工大 ELSI

# AICSにおけるPEZY利用

牧野淳一郎

理研 AICS / 東工大 ELSI / 神戸大学惑星学専攻  
(3/1 から神戸大学が本務)

# 話の順番

- AICS における PEZY 設置: 公式の目的と体制
- AICS における PEZY 設置の実際
- 現在の運用状況
- アプリケーション性能の例と問題点
- 実装・評価予定項目等

# AICS における PEZY 設置:

## 公式の目的と体制

AICS 粒子系シミュレータ研究チーム、PEZY 社、Exascaler 社の共同研究。AICS 粒子系シミュレータ研究チームとしては、以下のようなことになっている:

本研究では、PEZY 社の開発した PEZY-SC プロセッサを使用して ExaScaler 社が製造した ExaScaler システム上でいくつかのアプリケーションを実装・性能評価することで、超メニーコアプロセッサの課題を明らかにし、ハードウェア・アプリケーションの開発の今後の方向性を示す。

まあ実際にこういう方向で考えてます。

# AICS における PEZY 設置の実際

- Zettascaler 1.5 (でいいんでしたっけ?) システム
- フル稼働時 64 single Xeon node, 4 PEZY-SC/single Xeon
- 菖蒲 1 ユニット、青睡蓮と基本的には同じ。
- 紫陽花 (アジサイ) は神戸市民の花
- なんとなく水に関係ある + メニーコア的な多数の花

# AICS における PEZY 設置の実際の 続き

- AICS の外部サーバー室に設置。壁に穴あけちゃ駄目と言われていたので室外機と一緒に。
- どこか壊れても冷媒が漏れないようにシステム全体を防水パンの上に。
- 亜鉛ウイスカがでないように、、、 どう対策したんでしたっけ？

# AICS における PEZY 設置の実際の 続きの続き



これは10月どっか(?)  
の写真。まだ計算ノード  
ははいってない。  
FX10 とかと同居  
パンが見える。

# 現在の運用状況

# 現在の運用状況

白紙

# 現在の運用状況

というわけでもなくて

# 現在の運用状況

- 運用管理グループを構成 (PEZY+AICS)
- ネットワーク的には外から `pezygw.aics.riken.jp` に `ssh login` すれば使える。割合お気楽。
- 現在8ノード起動。あんまり使っていない。
- 中里さん作成 `phi-GRAPE` が動作することを確認。

# アプリケーション性能の例と問題点

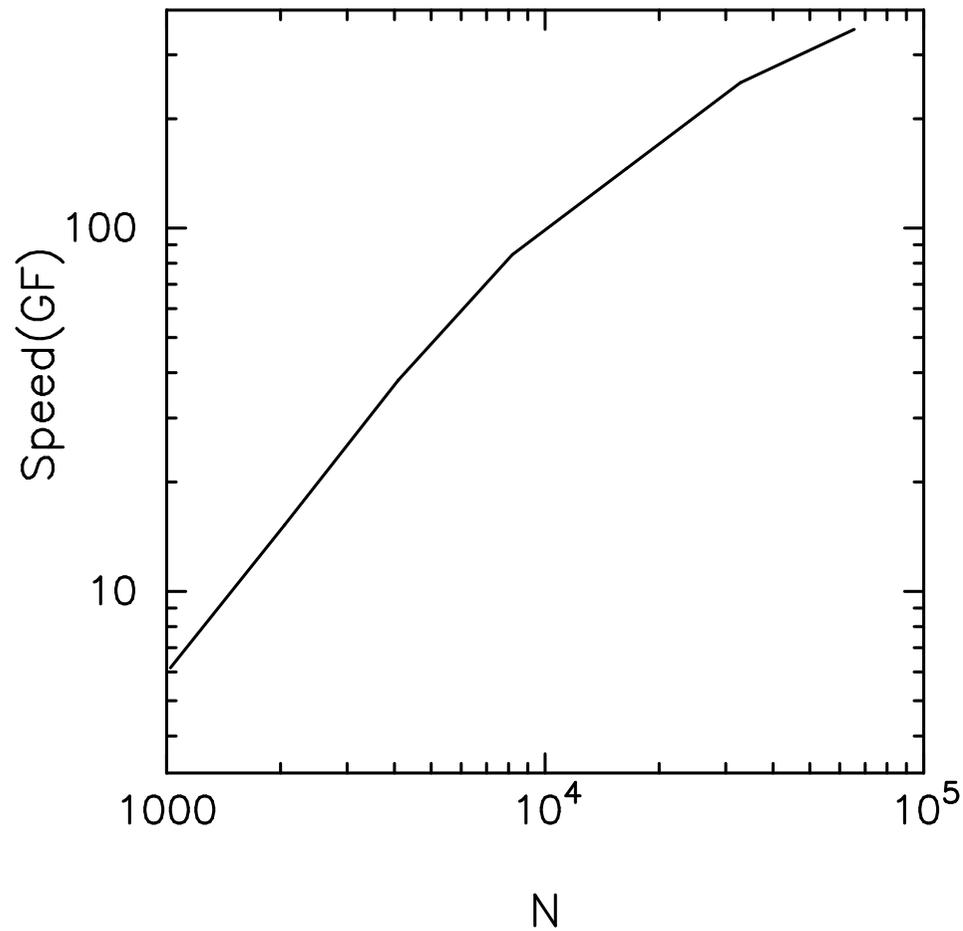
- phi-GRAPE の性能
- GRAPE-6 との比較

「独立時間刻み」の重力多体コード。粒子  $N$ 。粒子毎に違う時間刻みを持つ。1ステップで動かす粒子数は  $N^{1/2}$  くらい。

初期化の後には以下をループ

1. 動かす粒子を選ぶ (アクティブ粒子)
2. アクティブ粒子の予測子を計算、アクセラレータに転送
3. アクセラレータが重力計算、結果を戻す
4. アクティブ粒子に修正子適用、更新したデータをアクセラレータに転送

# phi-GRAPE の性能 (1)



横軸粒子数

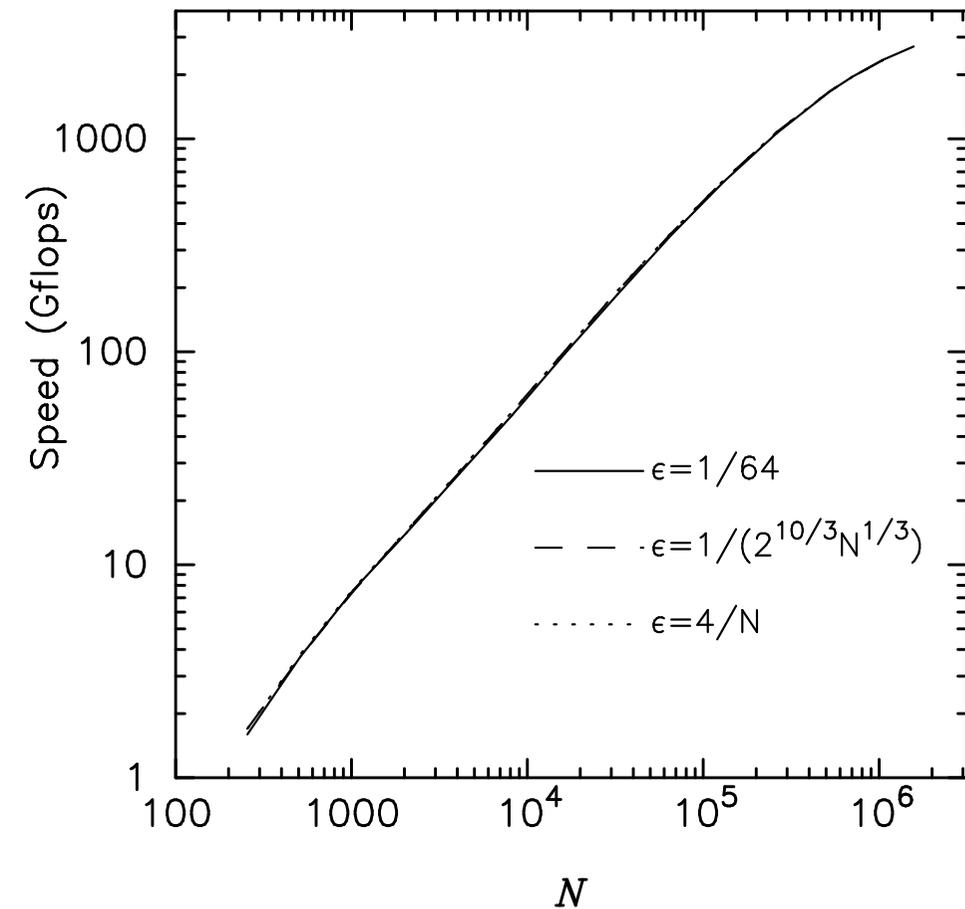
縦軸は速度 (Gflops)

# GRAPE-6 の性能

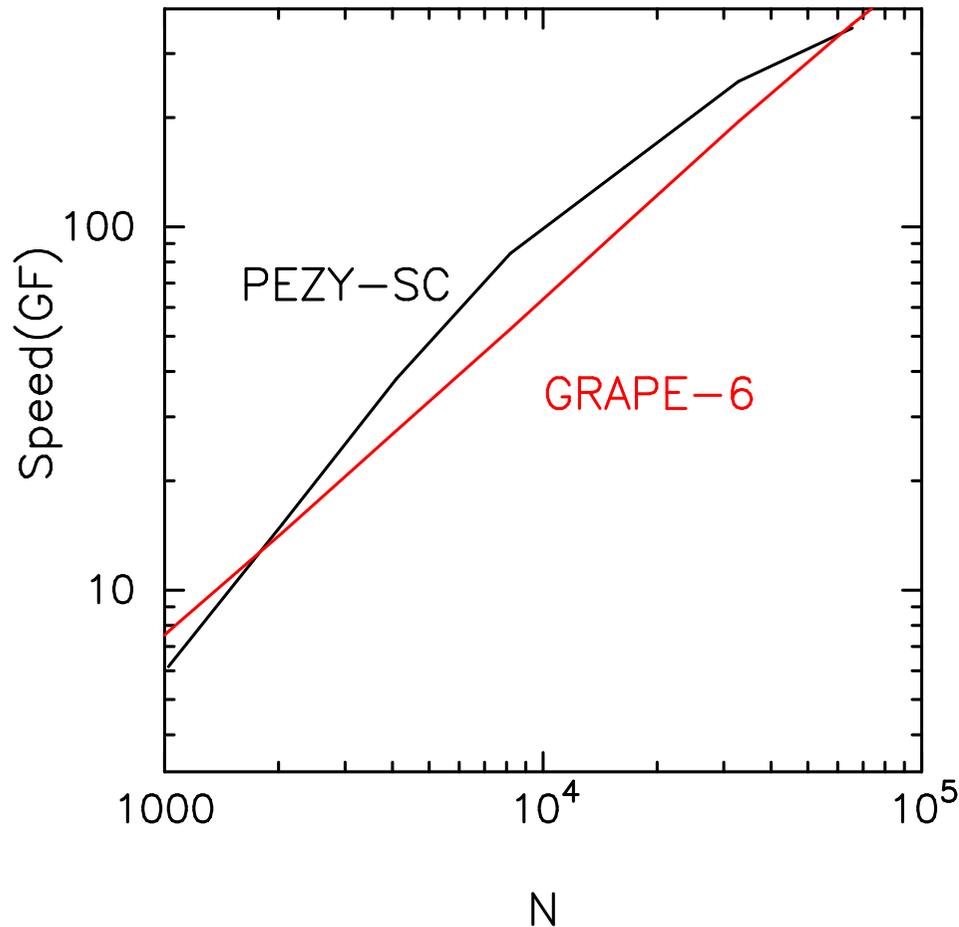
横軸・縦軸は同じ

粒子数が小さい時に GRAPE-6 のほうが速い。

これはちょっと、、、この時のホスト計算機:  
**AMD Athlon XP 1800+**。インターフェースは **PCI**



# phi-GRAPE の性能 (2)



黒は PEZY-SC

赤は GRAPE-6

GRAPE-6 は性能が粒子数に比例 (起動オーバーヘッドは小さく、データ転送速度スループットリミット)

PEZY-SC はオーバーヘッド+演算速度リミット

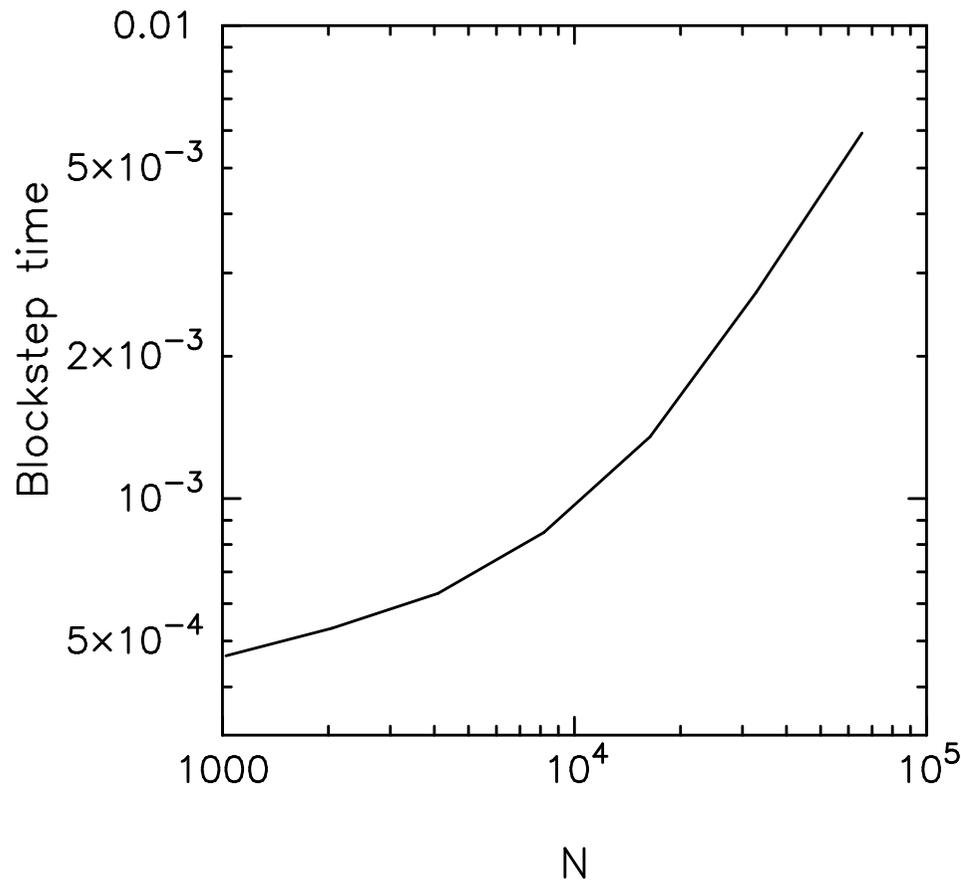
# phi-GRAPE の性能 (3)

横軸粒子数

縦軸は1ブロックステップ (1回の計算カーネル) あたりの時間

カーネルコールのオーバーヘッドが 400 マイクロ秒くらい

GRAPE-6 だと 100 マイクロ秒以下



この辺改善の必要あり。方針を考える必要あり。

同じアルゴリズムのコードを「京」で並列化: オーバーヘッド 100 マイクロ秒くらい。

# どう改善すべき？

GRAPE-6 より遅いのはなんだか悲しい

- 木村さん・佐藤さんによろしく願います
- そもそも「カーネル起動」とかしないようにしたい。PZCLの枠組み内ではむり？
- もちろん、ループ全体をPEZY側で回すのはできなくはない。
- ただ、複数チップでの並列化を考えると何かしらどこかと通信は必要。

# 実装・評価予定項目等

- 基本的操作の性能
  - カーネル起動・DMA 起動等の基本的操作
  - メモリアクセス等の速度・レイテンシ
- アプリケーション性能
  - 重力カーネル
  - MD カーネルと中点法とか
  - temporal blocking したステンシル計算コード

# アジサイと直接関係ないですが

- Fixstar 社に HPCG ポートを委託
- 動いてはいるらしい
- ルールに触れない限りでの最適化を、、、 というような

# まとめ

- AICS にも Zettascalor はいりました
- 動いています。アプリケーションも動きます。
- これから遊びます。よろしくお願いします。
- とはいえアプリケーション性能向上に関する課題はやはり、、、